

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 4 月 7 日 (07.04.2005)

PCT

(10) 国際公開番号
WO 2005/031829 A1

(51) 国際特許分類⁷: H01L 21/205, 21/302

(NANIWAE,Koichi) [JP/JP]; 〒108-8001 東京都 港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).

(21) 国際出願番号: PCT/JP2003/012146

(22) 国際出願日: 2003 年 9 月 24 日 (24.09.2003)

(74) 代理人: 速水 進治 (HAYAMI,Shinji); 〒150-0021 東京都 渋谷区恵比寿西 2-17-16 代官山TKビル1階 Tokyo (JP).

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(81) 指定国 (国内): JP, US.

(71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001 東京都 港区芝五丁目7番1号 Tokyo (JP).

添付公開書類:
— 国際調査報告書

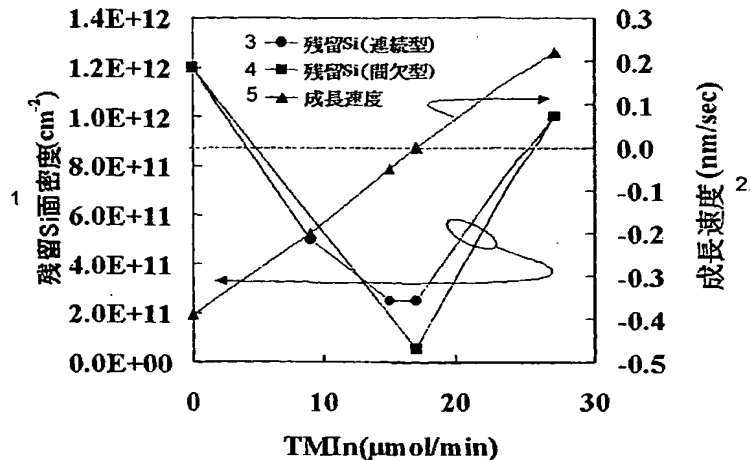
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 難波江 宏一

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: METHOD OF CLEANING TREATMENT AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 清浄処理方法および半導体装置の製造方法



1...AREA DENSITY OF RESIDUAL Si (cm⁻²)
2...GROWTH RATE (nm/sec)
3...RESIDUAL Si (CONTINUOUS TYPE)
4...RESIDUAL Si (INTERMITTENT TYPE)
5...GROWTH RATE

(57) Abstract: A method of cleaning treatment for removing a staining substance attached to the surface of a semiconductor wafer in a chamber for growing a crystal, which comprises supplying a material having etching ability and a material capable of growing a crystal at the same time onto the surface of the semiconductor wafer in a such manner that offers a good balance of an etching rate and a crystal growth rate. The method allows the removal of residual impurities with good efficiency.

(57) 要約: 結晶成長装置内で、半導体ウエハ表面に、エッチング作用のある原料と結晶成長原料を同時に供給し、エッチング速度と結晶成長速度をバランスさせることで、効率良く残留不純物を除去する。